

(11)特許出願公開番号

特開平10-41992

(43)公開日 平成10年(1998)2月13日

技術表示箇所

z

審査請求 未請求 請求項の数3 OL (全 10 頁)

(71)出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72)発明者 岡田 隆

東京都新宿区西新宿三丁目19番2号 日本

電信電話株式会社内

(74)代理人 弁理士 井出 直孝 (外1名)

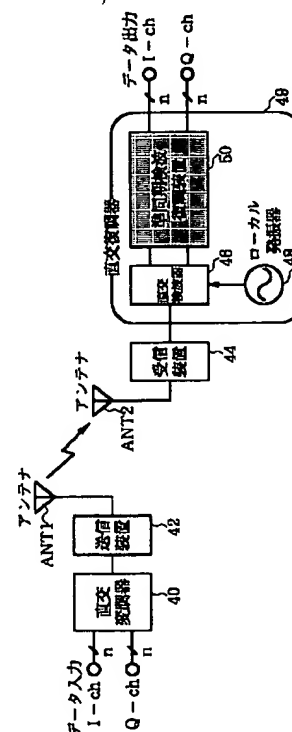
(54) 【発明の名称】 準同期検波復調装置

(57) 【要約】

【課題】 直交検波されたベースバンド信号には、直交変調器側および直交復調器側でそれぞれ発生した直流オフセット誤差および利得誤差が含まれる。これらが発生原因毎にそれぞれ補償する。

【解決手段】 キャリア同期を行う前段および後段で直流オフセット誤差補償および利得誤差補償をそれぞれ行う。これにより、前段および後段で直交変調器側および直交復調器側でそれぞれ発生した直流オフセット誤差および利得誤差が補償される。

【効果】 誤差の発生原因に依らず、誤差成分の少ない復調信号が得られる。



Best Available Copy

【特許請求の範囲】

【請求項1】 直交検波されたIチャネルおよびQチャネルのベースバンド信号がそれぞれ入力される入力端子と、この信号の直流オフセット誤差補償および利得誤差補償を行う第一の補償回路と、この信号のキャリア同期を行う位相補償回路とを備えた準同期検波型復調装置において、

前記位相補償回路の出力信号の直流オフセット誤差補償および利得誤差補償を行う第二の補償回路を備えたことを特徴とする準同期検波復調装置。

【請求項2】 直交検波されたIチャネルおよびQチャネルのベースバンド信号がそれぞれ入力される入力端子と、この信号の直流オフセット誤差補償を行う第一の補償回路と、この信号のキャリア同期を行う位相補償回路とを備えた準同期検波型復調装置において、

前記位相補償回路の出力信号の直流オフセット誤差補償および利得誤差補償を行う第二の補償回路を備えたことを特徴とする準同期検波復調装置。

【請求項3】 IチャネルおよびQチャネルのチャネル毎の利得誤差が相対的に一致するように利得誤差補償を片方のチャネルで行う手段を備えた請求項2記載の準同期検波復調装置。

【発明の詳細な説明】

$$I' = I \cdot \cos \theta + Q \cdot \sin \theta$$

$$Q' = Q \cdot \cos \theta - I \cdot \sin \theta$$

の演算を行うことにより、信号位相を回転させ、キャリア位相補償を行う。

【0003】 一方、ドリフトおよび利得の誤差成分は、検出精度を上げるため復調信号が用いられ、識別信号との差分をとることにより検出される。このとき、復調信号と入力信号の位相が異なるため、復調信号および識別信号は、位相補償回路3と等化器4の出力遅延時間分だけ遅延回路10により遅延させた再生搬送波（波形ROMからの出力信号）を用いて、復調信号と入力信号が同位相となるように位相逆補償回路11により逆変換される。

【0004】

【発明が解決しようとする課題】 中間周波数（IF）帯で搬送波同期を行う同期検波方式では、ベースバンドで

$$I_{ch} : \alpha_{RI} [(\alpha_I D_I + \beta_I) \cos (\Delta \omega t) - (\alpha_Q D_Q + \beta_Q) \sin (\Delta \omega t)] + \beta_{RI} \cdots (2-1)$$

$$Q_{ch} : \alpha_{RQ} [(\alpha_I D_I + \beta_I) \sin (\Delta \omega t) + (\alpha_Q D_Q + \beta_Q) \cos (\Delta \omega t)] + \beta_{RQ} \cdots (2-2)$$

ここで、 $\Delta \omega$ は周波数オフセット、 D_I 、 D_Q は各々 I_{ch} および Q_{ch} のデータ信号である。

【0006】 この式（2-1）（2-2）において、利

$$I_{ch} : (D_I + \beta_I) + \beta_{RI} \cos (\Delta \omega t) + \beta_{RQ} \sin (\Delta \omega t) \cdots (3-1)$$

$$Q_{ch} : (D_Q + \beta_Q) - \beta_{RI} \sin (\Delta \omega t) + \beta_{RQ} \cos (\Delta \omega t) \cdots (3-2)$$

【0001】

【発明の属する技術分野】 本発明は、直交変調信号を用いた無線通信に利用する。本発明は、ディジタル信号処理を用いてディジタル変調された信号を復調する直交復調器における誤差成分の補償に関するものである。

【0002】

【従来の技術】 従来例の準同期検波型復調装置を図10を参照して説明する。図10は従来例の準同期検波型復調装置のブロック構成図である。ディジタル直交変調信号が直交検波され、ディジタル信号に変換されてIチャネルおよびQチャネル信号として入力端子 i_n に入力される。ディジタル加算器1において直流オフセット誤差補償（AOC）を行い、ディジタル乗算器2において利得誤差補償（AGC）を行い、位相補償回路3においてキャリア同期を行い、等化器4を介して符号間干渉を除去した復調信号が得られる。さらに、この復調信号は判定回路5に入力されて出力端子 $o_u t$ に識別信号が得られる。ここで、位相補償回路3では、直交キャリア信号の位相に応じた振幅情報を格納した波形ROM8-1および8-2により、キャリア再生回路9から出力される位相情報信号にしたがって順次出力される振幅値を用いて、

$$(1-1)$$

$$(1-2)$$

信号の位相補償を行わないため、各チャネル毎にオフセット成分および利得誤差成分の検出および補償が行える。しかしながら、準同期検波型復調装置では、一般的に、固定の発振器を用いて直交検波された信号に含まれる周波数誤差成分をベースバンド信号の位相を回転させることで搬送波同期が行われる。このため、復調信号に含まれる誤差成分と入力信号中に含まれる誤差成分は異なり、位相補償後の直流オフセット誤差成分と利得誤差成分は以下ようになる。

【0005】 直交変調器側の直流オフセット誤差成分（ β_I 、 β_Q ）および利得誤差成分（ α_I 、 α_Q ）と直交復調器側のDCオフセット誤差成分（ β_{RI} 、 β_{RQ} ）および利得誤差成分（ α_{RI} 、 α_{RQ} ）を含む直交検波された信号は以下の式で与えられる。

得誤差成分がない条件（ $\alpha_I = \alpha_Q = \alpha_{RI} = \alpha_{RQ} = 1$ ）

での位相補償後の信号は以下の式で与えられる。

この式(3-1)(3-2)からわかるように、直交変調器側で発生したDCオフセット誤差成分は、位相補償後に各チャンネルに固定した誤差成分となるが、直交復調器側のアナログ処理回路において発生した直流オフセット誤差成分は、位相補償後には識別信号点の周りを回転する誤差成分となる。逆に、位相補償回路3の前段では直交変調器側の誤差が回転成分となる。このような二つの異なる誤差成分を補償するためには、固定成分と回転成分とを分離して補償しなければならない。ゆえに、従

$$\begin{aligned} I_{ch} &: \alpha_I \alpha_{Rav} D_I - \\ &\quad \alpha_{Rd} [\alpha_I D_I \cos(2\Delta\omega t) - \alpha_Q D_Q \sin(2\Delta\omega t)] \\ &\quad \dots (4-1) \\ Q_{ch} &: \alpha_Q \alpha_{Rav} D_Q + \\ &\quad \alpha_{Rd} [\alpha_Q D_Q \cos(2\Delta\omega t) + \alpha_I D_I \sin(2\Delta\omega t)] \\ &\quad \dots (4-2) \end{aligned}$$

$$\alpha_{Rav} = (\alpha_{RI} + \alpha_{RQ}) / 2,$$

この式(4-1)(4-2)からわかるように、利得誤差成分に関しては、位相補償後には直交復調器側でのチャンネル間の利得誤差成分の差が周波数オフセットに応じて回転する。逆に、位相補償回路3の前段では直交変調器側の振幅誤差成分の差が回転成分となる。この場合も同様に、従来技術に示される補償回路28においては直交変調器側誤差と直交復調器側誤差を同時に補償することは困難である。

【0008】本発明は、このような背景に行われたものであって、直交変調器側の誤差成分と直交復調器側の誤差成分とを共に補償可能な準同期検波復調装置を提供することを目的とする。本発明は、誤差の少ない復調信号および識別信号を得ることができる準同期検波復調装置を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明においては上記問題点を、直交検波信号の位相補償を行う位相補償回路の前段および後段に各々補償回路を配置し、前段補償回路では、主に直交復調器側で発生する直流オフセット誤差成分および利得誤差成分を逆位相補償した復調信号および識別信号または復調信号および識別信号から検出することで補償を行い、後段補償回路では、直交変調器側で発生する直流オフセット誤差成分および利得誤差成分を復調信号および識別信号から検出することにより補償を行うことにより解決したことを特徴とする。

【0010】また、式(4-1)(4-2)に示すように利得誤差成分は直交復調器側で発生する利得誤差成分のチャンネル間の差が回転する誤差成分となるため、前段の補償回路では直交復調器側で発生する直流オフセット誤差成分と直交復調器側で発生する利得誤差成分のチャンネル間の差分の補償を行い、後段の補償回路においては、直交変調器側で発生する直流オフセット誤差成分と利得誤差成分、および直交復調器側で発生する利得誤差成分の平均値の補償を行う手段を用いて上記の問題点を

来技術に示されるような補償回路28では、直交変調器側の誤差成分が無視できる条件下でのみ適用することが可能であるが、直交変調器側の誤差成分が無視できない条件下では直交変調器側の誤差と直交復調器側の誤差を同時に補償することは困難である。

【0007】また、式(2-1)(2-2)において、直流オフセット誤差成分がない条件($\beta_I = \beta_Q = \beta_{RI} = \beta_{RQ} = 0$)での位相補償後の信号は以下の式で与えられる。

$$\alpha_{Rd} = (\alpha_{RQ} - \alpha_{RI}) / 2$$

解決することもできる。

【0011】さらに、ディジタル信号処理を用いて直交変調信号が直交検波される場合においては、直交復調器側で発生する利得誤差成分のチャンネル間差が無視でき、かつ直流オフセット誤差成分も同じ値となる。このため、前段の補償回路においては、両チャンネルに制御計数を与えることで、直交復調器側で発生した直流オフセット誤差成分を補償し、後段の補償回路において、直交変調器側および直交復調器側で発生した利得誤差成分の補償および直交変調器側で発生する直流オフセット成分の補償を行うことにより上記の問題点を解決することもできる。

【0012】すなわち、本発明は準同期検波型復調装置であって、直交検波されたIチャンネルおよびQチャンネルのベースバンド信号がそれぞれ入力される入力端子と、この信号の直流オフセット誤差補償および利得誤差補償を行う第一の補償回路と、この信号のキャリア同期を行う位相補償回路とを備えた準同期検波型復調装置である。本発明の特徴とするところは、前記位相補償回路の出力信号の直流オフセット誤差補償および利得誤差補償を行う第二の補償回路を備えたところにある。

【0013】あるいは、直交検波されたIチャンネルおよびQチャンネルのベースバンド信号がそれぞれ入力される入力端子と、この信号の直流オフセット誤差補償を行う第一の補償回路と、この信号のキャリア同期を行う位相補償回路とを備えた準同期検波型復調装置であって、本発明の特徴とするところは、前記位相補償回路の出力信号の直流オフセット誤差補償および利得誤差補償を行う第二の補償回路を備えたところにある。このとき、IチャンネルおよびQチャンネルのチャンネル毎の利得誤差が相対的に一致するように利得誤差補償を片方のチャンネルで行う手段を備えることが望ましい。

【0014】

【発明の実施の形態】

【0015】

【実施例】

(第一実施例) 本発明第一実施例の構成を図1および図2を参照して説明する。図1は本発明実施例の全体構成図である。図2は本発明第一実施例装置のブロック構成図である。

【0016】図1に示すように、IチャネルおよびQチャネルのデータ信号は、直交変調器40に入力されて直交変調され、送信装置42およびアンテナANT1を介して送信される。アンテナANT2および受信装置44を介して受信された直交変調信号は直交復調器49に入力されてローカル発振器48により駆動される直交検波器46により直交検波されたベースバンド信号となる。この直交検波されたベースバンド信号は本発明の準同期検波復調装置50に入力され、IチャネルおよびQチャネルのデータ信号が再生される。IチャネルおよびQチャネルのデータ信号におけるnの値は、 $n=1$ であれば4QAM(Quadrature Amplitude Modulation)、 $n=2$ であれば16QAM、 $n=4$ であれば256QAMとなる。

【0017】すなわち、本発明は準同期検波型復調装置50であって、図2に示すように、直交検波されたIチャネルおよびQチャネルのベースバンド信号がそれぞれ入力される入力端子inと、この信号の直流オフセット誤差補償および利得誤差補償を行う第一の補償回路20と、この信号のキャリア同期を行う位相補償回路3とを備えた準同期検波復調装置50である。

【0018】ここで、本発明の特徴とするところは、位相補償回路3の出力信号の直流オフセット誤差補償および利得誤差補償を行う第二の補償回路30を備えたところにある。

【0019】補償回路20は、直交変調信号の直流オフセット誤差補償を行うデジタル加算器1F、直交変調信号の利得誤差補償を行うデジタル乗算器2F、ループフィルタ6F、誤差検出回路7Fを備えている。補償回路30は、キャリア同期後の直交変調信号の直流オフセット誤差補償を行うデジタル加算器1B、キャリア同期後の直交変調信号の利得誤差補償を行うデジタル乗算器2B、ループフィルタ6B、誤差検出回路7Bを備えている。これにより、本発明第一実施例装置は、直交復調器49側の誤差成分の補償を補償回路20により行い、直交変調器40側の誤差成分の補償を補償回路30により行う。

【0020】本発明第一実施例装置の動作を説明する。本発明第一実施例装置には、受信装置44によって受信された直交変調信号が周波数固定のローカル発振器48により直交検波された後のデジタル信号に変換されたIチャネルおよびQチャネル信号が入力され、デジタル加算器1Fを用いて直流オフセット誤差補償を行い、デジタル乗算器2Fを用いて利得誤差補償を各チャネ

ル毎に行った後に、位相補償回路3においてキャリア同期を行い、その後、さらにデジタル加算器1Bを用いて直流オフセット誤差補償を行い、デジタル乗算器2Bを用いて利得誤差補償を各チャネル毎に行う。そして、等化器4を介して符号間干渉を除去した復調信号が得られる。さらに、この復調信号が判定回路5に入力されて識別信号が出力端子outに出力される。ここで、キャリア再生は従来例と同様の演算により行われる。補償回路30には復調信号および識別信号が直接入力される。また、補償回路20には、位相逆補償回路11において位相補償回路3とは逆の位相回転演算を行った復調信号および識別信号が入力される。

【0021】本発明第一実施例で用いる誤差検出回路7Fおよび7Bについて図3を参照して説明する。図3は本発明第一実施例で用いる誤差検出回路7Fおよび7Bのブロック構成図である。図3に示す誤差検出回路7Fおよび7Bは、制御アルゴリズムとしてZF(Zero-forcing)法を用いた場合の例を示す。図3において、各チャネルの誤差信号成分は入力された復調信号と識別信号の差分をとることにより得られる。直流オフセット誤差補償は、誤差信号成分の極性を直流オフセット誤差信号として用い、ループフィルタ6Fおよび6Bにおいて直流オフセット誤差信号を積分することで得られる制御係数をデジタル加算器1Fおよび1Bに与えることにより行われる。一方、利得誤差補償のための利得誤差信号は誤差信号成分の極性と識別信号の極性ととの排他的論理和(I-signとI-error、Q-signとQ-error)により検出される。そして、利得誤差補償は、利得誤差信号をループフィルタ6Fおよび6Bを用いて積分することで得られる制御係数をデジタル乗算器2Fおよび2Bに入力することにより行われる。

【0022】(第二実施例) 本発明第二実施例を図4を参照して説明する。図4は本発明第二実施例装置のブロック構成図である。本発明第二実施例装置では、制御系の安定性を増すために、位相補償回路3の前段の利得誤差補償は、直交復調後に回転成分となって現れるチャネル間の誤差成分差を吸収することを目的としており、片方のチャネルのみにデジタル乗算器2Fが配置される構成となっている。

【0023】直交復調器49側の利得誤差成分の各チャネルでの平均値は直交変調器40側の誤差成分に加算されるために、同一成分として解釈することができる。このため、本発明第一実施例装置においては、補償回路22および補償回路30で共に直交復調器49側の利得誤差成分を補償しようとする、ループの遅延時間などの回路構成上の制約から制御が不安定になる可能性がある。上記式(4-1)(4-2)から、回転する成分がなくなれば、位相補償後の利得誤差補償のみで補償可能である。

【0024】すなわち、本発明第二実施例装置には、受

信装置44により受信された直交変調信号が周波数固定のローカル発振器48により直交検波された後のデジタル信号に変換されたIチャネルおよびQチャネル信号が入力され、デジタル加算器1Fを用いて直流オフセット誤差補償を各チャネル毎に行い、片方のチャネルにのみ配置されたデジタル乗算器2Fを用いて利得誤差補償を行った後に、位相補償回路3においてキャリア同期を行い、その後に、さらにデジタル加算器1Bを用いて直流オフセット誤差補償を行い、デジタル乗算器2Bを用いて利得誤差補償を各チャネル毎に行う。そして、等化器4を介して符号間干渉を除去した復調信号が得られる。さらに、この復調信号を判定回路5に入力して出力端子outに識別信号が出力される。ここで、キャリア再生は従来例と同様の演算により行われる。

【0025】補償回路30には復調信号および識別信号が直接入力され、本発明第一実施例で図3に示した誤差検出回路7Bを用い、本発明第一実施例で説明した後段の補償回路30と同じ補償動作が行われる。

【0026】本発明第二実施例で用いる前段の補償回路22を図5を参照して説明する。図5は本発明第二実施例で用いる前段の補償回路22の誤差検出回路12Fのブロック構成図である。前段の補償回路22には、位相逆補償回路11において位相補償回路3とは逆の位相回転演算を行った復調信号および識別信号が入力される。

【0027】誤差検出回路12Fは、制御アルゴリズムとしてZF法を用いた場合の例を示す。各チャネルの誤差信号成分は入力された復調信号と識別信号の差分を取ることにより得られる。直流オフセット誤差補償は、この誤差信号成分の極性を直流オフセット誤差信号として用い、ループフィルタ6Fにおいて直流オフセット誤差信号を積分することで得られる制御係数をデジタル加算器1Fに与えることにより行われる。一方、ここでの利得誤差補償は、チャネル間の振幅誤差成分の差を吸収するために行われる。そのため、誤差信号の検出過程では、誤差信号成分の極性と識別信号の極性の排他的論理和(I-signとI-error、Q-signとQ-error)で得られる各チャネルの利得誤差信号を求める。そして、誤差検出回路12Fからの出力信号をループフィルタ6Fを用いて積分することで得られる制御係数をデジタル乗算器2Fに入力することにより行われる。

【0028】(第三実施例) 本発明第三実施例を図6を参照して説明する。図6は本発明第三実施例装置のブロック構成図である。本発明第三実施例は、直交検波をデジタル信号処理により実現した場合の構成であり、位相補償回路3の後段にのみ利得誤差補償が配置されている。また、直流オフセット誤差補償に関しても、チャネル間の直流オフセット誤差成分の差がないため、同一の係数で制御している。

【0029】この理由は、直交検波をデジタル処理で行ったとき、利得誤差成分に関してチャネル間の差は存

在しないため(式(4-1)(4-2)では、第二項がなくなり、第一項のみとなる)、回転する成分が存在しなくなり、固定した成分のみとなる。そのため、位相補償後に利得誤差補償を配置するのみで、直交変調器40側の成分と直交復調器49側の成分を同時に補償できる。

【0030】本発明第三実施例装置には、受信装置44により受信された直交変調信号がデジタル信号に変換された後に、デジタル信号処理により直交検波されたIチャネルおよびQチャネル信号が入力され、デジタル加算器1Fを用いて直流オフセット誤差補償を各チャネル毎に行った後に、位相補償回路3においてキャリア同期を行い、その後に、さらにデジタル加算器1Bを用いて直流オフセット誤差補償を行い、デジタル乗算器2Bを用いて利得誤差補償を各チャネル毎に行う。そして、等化器4を介して符号間干渉を除去した復調信号が得られる。さらに、この復調信号は判定回路5に入力されて出力端子outに識別信号が出力される。ここで、キャリア再生は従来例と同様の演算により行われる。

【0031】後段の補償回路30には復調信号および識別信号が直接入力され、本発明第一実施例で用いた図3の誤差検出回路7Bを用い、本発明第一実施例の後段の補償回路30と同じ補償動作が行われる。

【0032】本発明第三実施例で用いる前段の補償回路24の誤差検出回路13Fを図7を参照して説明する。図7は本発明第三実施例で用いる誤差検出回路13Fのブロック構成図である。前段の補償回路24には、位相逆補償回路11において位相補償回路3とは逆の位相回転演算を行った復調信号および識別信号が入力され、図7の誤差検出回路13Fを用いて補償動作が行われる。制御アルゴリズムとしてZF法を用いた場合の例を示す。

【0033】誤差検出回路13Fでは、誤差信号成分は入力された復調信号と識別信号の差分をとることにより得られる。また、このとき、デジタル信号処理を用いて直交検波された信号においては、アナログ信号処理により直交検波を行った際に、回路特性などのバラツキにより発生する直流オフセット誤差のチャネル間の差は無視できる。このため、ここでの直流オフセット誤差補償は、チャネル毎に得られる誤差信号成分を加算することで直流オフセット誤差信号を求め、この信号をループフィルタ6Fを用いて積分することで得られた制御係数を両方のチャネルのデジタル加算器1Fに同時に与えることにより行われる。一方、利得誤差補償は、デジタル信号処理を用いて直交検波された信号においては、アナログ信号処理により直交検波を行った際に、回路特性などのバラツキにより発生する振幅誤差のチャネル間の差は無視できるため、前段での制御は行わない。

【0034】(第四実施例) 本発明第四実施例を図8を

参照して説明する。図8は本発明第四実施例装置のブロック構成図である。本発明第四実施例装置は、図6に示した本発明第三実施例装置の構成を簡略化したものである。ここでは、位相逆補償回路11を省略することにより、回路規模の縮小を図っている。なお、信号入力から復調信号および識別信号が得られるまでの信号処理は本発明第三実施例と同じである。

【0035】本発明第四実施例の後段の補償回路30には、復調信号および識別信号が直接入力され、本発明第一実施例の誤差検出回路7Bを用い、本発明第一実施例と同じ補償動作が行われる。

【0036】本発明第四実施例の前段の補償回路26について図9を参照して説明する。図9は本発明第四実施例で用いる誤差検出回路14Fのブロック構成図である。前段の補償回路26には、復調信号および識別信号が直接入力されるとともに、さらにキャリア再生回路9から出力される位相制御情報信号も入力され、図9に示した誤差検出回路14Fを用いて補償動作が行われる。アルゴリズムとしてZF法を用いた場合の例を示す。

【0037】図9において、各チャネルの誤差信号成分は入力された復調信号と識別信号の差分をとることにより得られる。このとき、直流オフセット誤差極性は位相補償回路3での位相回転量に応じて表1のように変換する。

【0038】

【表1】

	位相回転量	誤差極性		1/2位誤差
		I-error	Q-error	
1	$0 \leq \theta < \pi/4$	nor	nor	Qerror
2	$\pi/4 \leq \theta < \pi/2$	inv	nor	Qerror
3	$\pi/2 \leq \theta < 3\pi/4$	inv	nor	Ierror
4	$3\pi/4 \leq \theta < \pi$	inv	inv	Ierror
5	$\pi \leq \theta < 5\pi/4$	inv	inv	Qerror
6	$5\pi/4 \leq \theta < 3\pi/2$	nor	inv	Qerror
7	$3\pi/2 \leq \theta < 7\pi/4$	nor	inv	Ierror
8	$7\pi/4 \leq \theta < 2\pi$	nor	nor	Ierror

そこで、誤差信号(I-error、Q-error)およびこの極性反転信号【外1】の中から、キャリア位相制御情報信号を用いて選択することで、位相回転分を補正した直流オフセット誤差信号を得ている。

【0039】

【外1】

(I-error、Q-error)

(実施例まとめ) このように、位相補償回路3の前段と後段に各々補償回路20、22、24、26および30を配置することで直交変調器側で発生する誤差成分と直交復調器側で発生する誤差成分を両方とも補償可能な準同期検波復調装置を実現することができる。このため、

従来例では、直交変調器側の誤差成分が十分に補償できなかったことに起因する誤り率特性の劣化を低減することが可能となる。

【0040】また、一般に、本発明のように多数の制御ループを形成した場合には、制御が不安定になるという問題点を有する。この構成においても、周波数オフセット量の少ない場合には、前段および後段ではほぼ同一の制御が行われているために、制御が不安定になるものと考えられる。しかしながら、本発明の補償回路20、22、24、26および30は、周波数オフセット量に比例した制御であるため、キャリア再生回路9から出力される制御値を用いて、前段あるいは後段の補償回路20、22、24、26および30の制御のON/OFF、制御係数のホールドが簡単に行えるため、この制御を周波数オフセット量に応じて行うことでこの問題点は簡単に回避できる。さらに、この構成は全てのデジタル回路で実現されているために、これらの制御は簡単に実現できる。以上の理由から、本発明では、多数の制御ループが形成されていても、安定した誤差補償が可能である。

【0041】

【発明の効果】以上説明したように、本発明によれば、直交変調器側の誤差成分と直交復調器側の誤差成分と共に補償可能な準同期検波復調器を実現することができる。したがって、誤差の少ない復調信号および識別信号を得ることができる。

【図面の簡単な説明】

【図1】本発明実施例の全体構成図。

【図2】本発明第一実施例装置のブロック構成図。

【図3】本発明第一実施例で用いる前段の補償回路の誤差検出回路のブロック構成図。

【図4】本発明第二実施例装置のブロック構成図。

【図5】本発明第二実施例で用いる前段の補償回路の誤差検出回路のブロック構成図。

【図6】本発明第三実施例装置のブロック構成図。

【図7】本発明第三実施例で用いる前段の補償回路の誤差検出回路のブロック構成図。

【図8】本発明第四実施例装置のブロック構成図。

【図9】本発明第四実施例で用いる前段の補償回路の誤差検出回路のブロック構成図。

【図10】従来例の準同期検波復調装置のブロック構成図。

【符号の説明】

1、1F、1B、133 デジタル加算器

2、2F、2B デジタル乗算器

3 位相補償回路

4 等化器

5 判定回路

6、6F、6B ループフィルタ

7、7F、7B、12F、13F、14F 誤差検出回

路

8-1 波形ROM (sin関数)

8-2 波形ROM (cos関数)

9 キャリア再生回路

10 遅延回路

11 位相逆補償回路

20、22、24、26、28、30 補償回路

40 直交変調器

42 送信装置

44 受信装置

46 直交検波器

48 ローカル発振器

49 直交復調器

50 準同期検波復調装置

71、121、124、131 デジタル減算器

72、122、132 極性回路

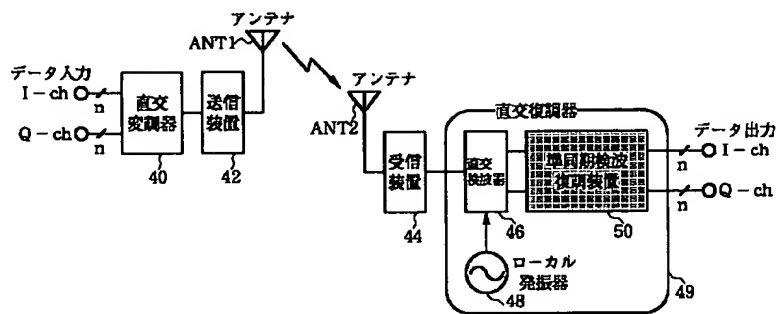
73、123、排他的論理和回路

ANT1、ANT2 アンテナ

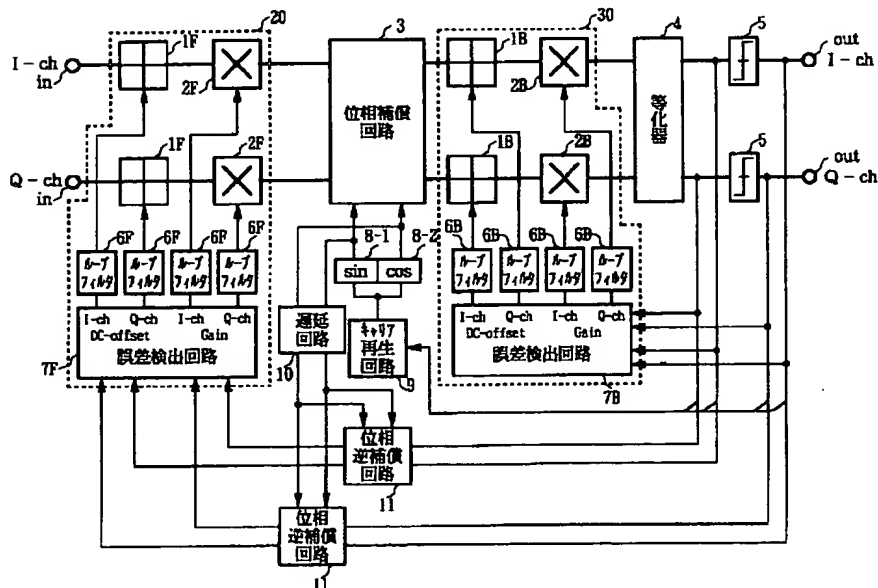
in 入力端子

10 out 出力端子

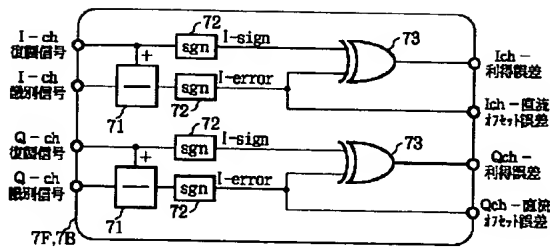
【図1】



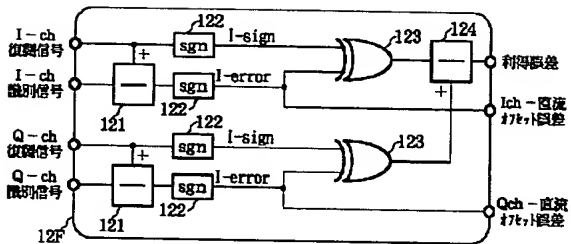
【図2】



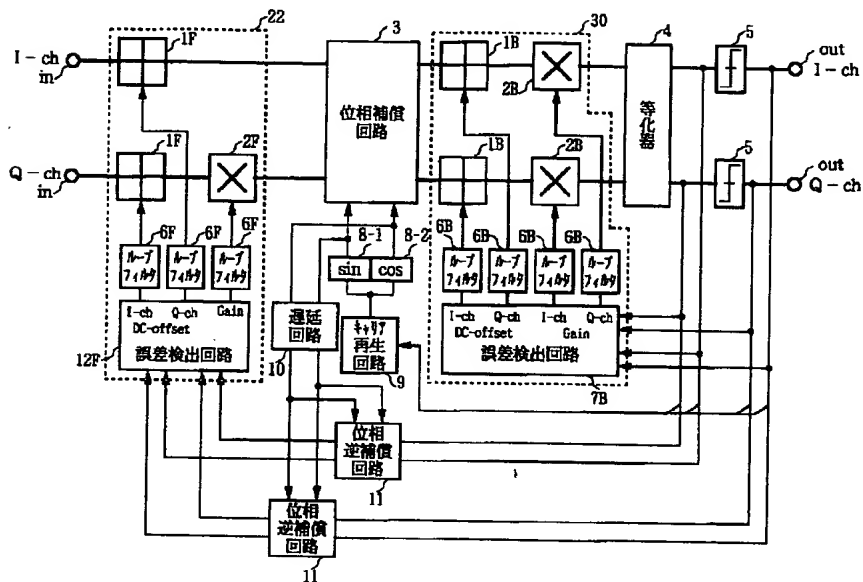
【図3】



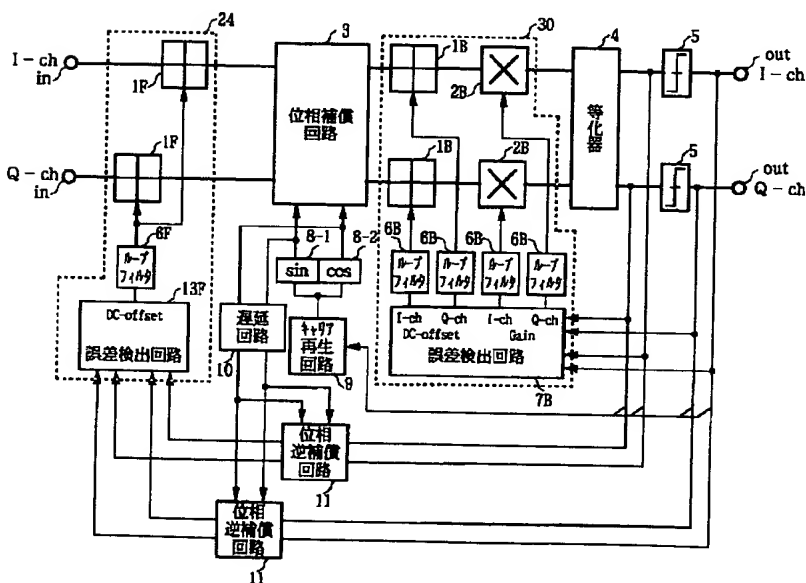
【図5】



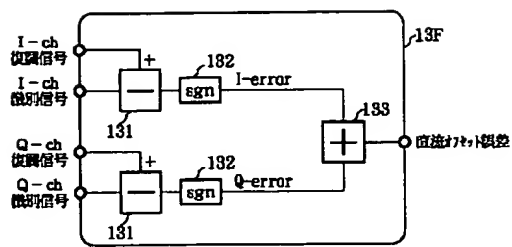
【図4】



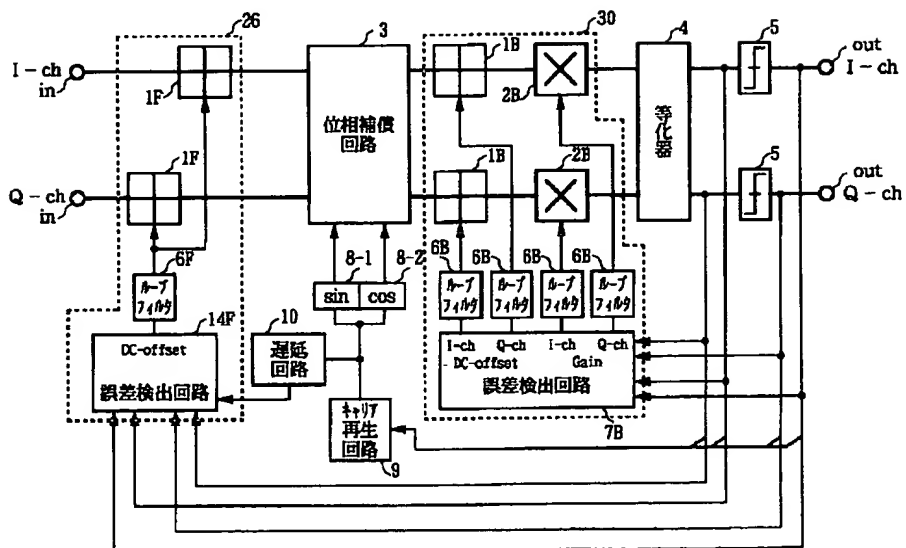
【図6】



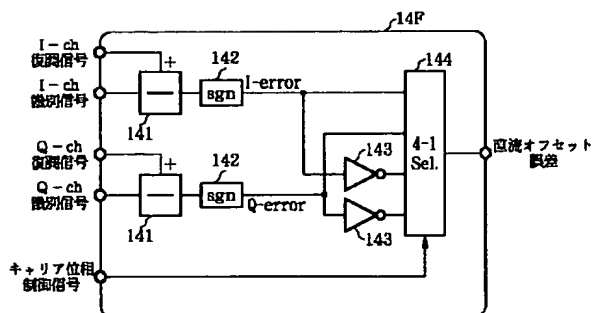
【図7】



【図8】



【図9】



【図10】

